

Embedded Brain Computer Interface Based on Motor Imagery: Preliminary Results

Sebastián Antonio Mateos, Eduardo Filomena and Carolina Beatriz Tabernig

*Laboratorio de Ingeniería en Rehabilitación e Investigaciones Neuromusculares y Sensoriales.
Facultad de Ingeniería - Universidad Nacional de Entre Ríos, Oro Verde, Argentina.*

Resumen— Este artículo describe los fundamentos del diseño, los pasos seguidos en el desarrollo y los resultados preliminares obtenidos de la puesta en funcionamiento de una interfaz cerebro computadora completamente implementada en un sistema embebido empleando el paradigma de imagería motora. Las características relevantes de este desarrollo son la portabilidad, el tamaño reducido y el bajo consumo, comparándolo con otros sistemas implementados en computadoras portátiles o sistemas no dedicados. El proyecto es una prueba de concepto del sistema, para verificar el desempeño de este. Este desempeño, fue evaluado técnicamente analizando la respuesta a entradas conocidas de todos los bloques constitutivos del sistema y finalmente se realizó una prueba funcional preliminar de toda la interfaz cerebro computadora.

Palabras clave— Interfaz cerebro computadora, imagería motora, sistema embebido.

Abstract— This paper describes the fundamentals of the design, the steps followed in the development, and the results obtained from the commissioning of a brain computer interface fully implemented in an embedded system using the motor imagery paradigm. The relevant characteristics of this development are portability, reduced size and low consumption, comparing it with other systems implemented in personal computers or non-dedicated systems. The project is a proof of concept of the system, to verify its performance. This performance was technically evaluated by analyzing the response to known inputs of the constituent blocks of the system and finally a preliminary functional test of the entire brain computer interface was performed.

Keywords— Brain computer interface, motor imagery, embedded system.

I. INTRODUCCIÓN

Una interfaz cerebro-computadora (BCI, por su sigla en inglés *Brain Computer Interface*) es un sistema que registra la actividad del sistema nervioso central (SNC) y la convierte en una salida artificial que reemplaza, restaura, aumenta, suplementa o mejora la salida natural del SNC y por lo tanto cambia las interacciones presentes entre el SNC y su entorno externo o interno [1]. Entre los paradigmas utilizados para detectar la intención del usuario, se encuentra el de imagería motora; el cual plantea la identificación de la desincronización de los ritmos sensoriomotores del electroencefalograma (EEG).

En la Fig. 1 puede observarse un diagrama en bloques de una BCI, donde se destacan el bloque “Amplificador”, encargado de detectar y amplificar los registros de EEG. El bloque “Procesador de señales”, cuya finalidad es la de detectar ciertos patrones conocidos en el registro mediante técnicas de procesamiento digital de señales. La “Interfaz de control”, se ocupa de comandar un dispositivo externo en base a los patrones encontrados en la señal de EEG.

Para utilizar una BCI, es necesario complementar dos etapas o modos de funcionamiento: una de calibración o entrenamiento y otra con realimentación o funcionamiento on-line. Durante la primera, se registra un conjunto de señales electrofisiológicas para identificar las principales características del EEG y para entrenar el clasificador.

Durante la etapa de realimentación, la BCI se utiliza en tiempo real mediante el registro de nuevas señales y la extracción de las características seleccionadas para alimentar el clasificador ya entrenado. La señal de salida obtenida comanda el actuador y cierra el bucle con el usuario.

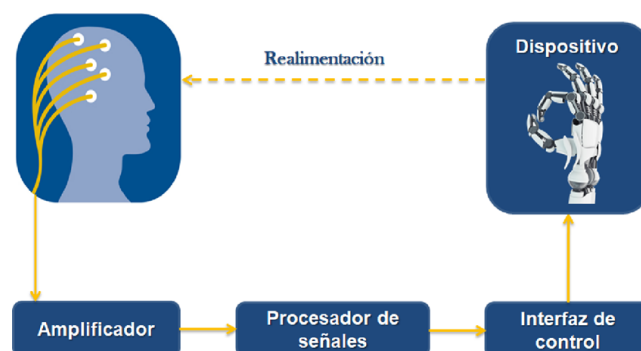


Fig. 1. Diagrama en bloques de una BCI.

Las BCI pueden reemplazar funciones importantes que habitualmente cumple el sistema motor permitiendo que las personas con discapacidades controlen por ejemplo un estimulador funcional, una prótesis u otro dispositivo externo. Pueden utilizarse como tecnología asistiva para comandar una silla de ruedas o un deletreador, o como tecnología para terapia, por ejemplo, para recuperación de

funciones motoras.

El uso de las BCIs para los tratamientos de rehabilitación en casos de pacientes que han sufrido un accidente cerebro vascular es relativamente nuevo [2]. El objetivo principal es facilitar la plasticidad neural.

En este sentido, las BCIs, registran la actividad cerebral mientras el paciente intenta realizar una tarea en particular durante un ejercicio de rehabilitación y fortalecen este proceso de diversas maneras:

- Brindando una realimentación al paciente de manera de objetivar y fortalecer la tarea realizada [3].
- Generando la tarea motora imaginada a través de la estimulación eléctrica funcional [4].
- Ejecutando la tarea motora por medio de una ortesis robótica unida a la extremidad del paciente [5].

En todos los casos, se busca optimizar la ejecución de la tarea y cerrar el circuito sensoriomotor interrumpido, proporcionando al paciente la retroalimentación sensorial adecuada y así aumentar la plasticidad funcional.

La mayoría de las implementaciones de BCIs son realizadas utilizando computadoras personales (PCs) o en el mejor de los casos, notebooks o tablets con el inconveniente que esto acarrea desde el punto de vista del volumen de la solución, el peso y la baja autonomía debido al elevado consumo relativo que tienen estos dispositivos. En este sentido, son relativamente escasos los intentos de implementación de BCIs en microcontroladores dedicados en busca de minimizar los inconvenientes de los dispositivos de propósito general. Los microcontroladores de 32 bits con capacidad para procesamiento digital de señales, se presentan como una alternativa interesante para lograr diseños más económicos, más livianos, de menor consumo y de tamaño más reducido. En numerosos grupos de trabajo en todo el mundo, se viene trabajando en esta dirección mediante el empleo de diferentes plataformas de desarrollo [6][7][8][9]. En nuestro laboratorio, desde hace algunos años, nos hemos enfocado en la implementación de una BCI portátil y de tiempo real, basada en procesadores de 32 bits, específicamente con procesadores de arquitectura CORTEX M4 de ARM en distintas versiones y con distintos perfiles [10][11].

En este trabajo se presenta el diseño, desarrollo e implementación de una BCI en un sistema embebido, que realiza la adquisición y el procesamiento de la señal de EEG y que emplea como estrategia, el paradigma de imagerie motora.

II. DISEÑO DEL SISTEMA

A. Requisitos de diseño

Las especificaciones más importantes que se plantearon para el desarrollo del sistema son:

- Utilizar microcontroladores de 32 bits de arquitectura Cortex M4 de ARM con capacidad de procesamiento digital de señales (DSP por su sigla en inglés).
- Registrar hasta ocho canales de EEG con aislación eléctrica de grado médico.
- El sistema resultante, debe ser portable (de tamaño comparable con un teléfono celular)
- El diseño debe lograr un consumo suficientemente bajo como para ser alimentado con baterías y tener una

autonomía de 6 horas.

- La BCI debe implementar un algoritmo sencillo, pero con alto desempeño medido por su sensibilidad y especificidad.

B. Selección de componentes

Con el fin de acortar los plazos del desarrollo del prototipo y cumpliendo con los requisitos planteados, se optó por el uso de una placa de desarrollo ya completamente montada y funcional que cuenta con todos los periféricos necesarios. Es por esto que se empleó la placa EDU_CIAA [12] que es una versión educativa del proyecto CIAA [13] y de la cual se dispone de conocimiento en su uso y del lenguaje de programación. Esta placa posee un microcontrolador de NXP, el LPC4337 que a su vez incluye dos procesadores: un Cortex M0, y un Cortex M4F ambos de la firma ARM. El procesador Cortex M4F, posee algunas características distintivas que lo hacen interesante para el procesamiento digital de señales en general y para esta aplicación en particular:

- Unidad de manejo de números en punto flotante por hardware.
- Manejo de aritmética saturada.
- Instrucciones específicas de procesamiento de señales.
- Instrucciones para manejo de datos múltiples con una sola instrucción (SIMD).

A esto, se le suma la capacidad de trabajar en diferentes modos de bajo consumo, permitiendo optimizar el uso de la batería.

Para la digitalización de los canales de EEG, se optó por el “Poncho de Adquisición de Biopotenciales” también un proyecto abierto perteneciente al proyecto CIAA [14].

Las principales especificaciones de esta placa de digitalización son:

- 8 canales de registro con posibilidad de configuración de la topología como bipolar o monopolar de manera independiente para cada canal.
- Frecuencia de muestreo programable de 250 Hz a 16 KHz.
- Amplificación en banda ancha, desde DC hasta los 2 KHz.
- Ganancia programable, independiente para cada canal.
- Referencia monopolar configurable.
- Detección de electrodo desconectado.
- Señal patrón para calibrar por software todos los canales.
- Aislación digital de grado médico.

Además, los factores de mérito de esta placa son prometedores de una excelente calidad de registro de EEG:

- Relación de rechazo en modo común > 105 dB.
- Diafonía (Crosstalk) > 100 dB.
- Impedancia de entrada > 100 MOhm.
- Nivel de ruido < 1uV rms.

Más detalles de esta implementación, pueden encontrarse en [15].

La biblioteca de funciones disponible para el “Poncho de Adquisición de Biopotenciales” al comienzo de este proyecto, se encontraba poco documentada e incompleta, por lo que se comenzó con una actualización, documentación y puesta en funcionamiento de una biblioteca de funciones completa para esta placa de

digitalización. Este firmware, permite tanto la adquisición de señales sobre la misma placa para luego procesarlas, como la posibilidad de transmitir esos datos a una PC mediante la interfaz USB.

Una fotografía del conjunto EDU_CIAA – Poncho de Adquisición de Biopotenciales, puede verse en la Fig. 2.

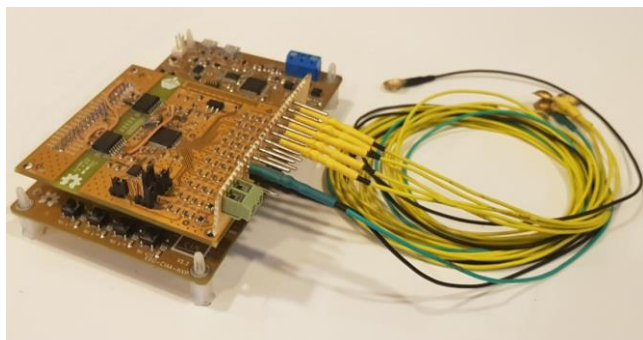


Fig. 2. EDU_CIAA con el poncho de adquisición de biopotenciales y los electrodos de registro colocados.

C. Selección de paradigma

El paradigma de imaginación motora es un paradigma asincrónico, es decir que no necesita de estímulo externo para poder ser evocado, y es una estrategia ampliamente utilizada en el campo de la neurorehabilitación mediante el empleo de BCIs [16].

Este paradigma, consiste en registrar cambios en la actividad cerebral de la corteza sensoriomotora ante la intención de movimiento. Los biopotenciales registrados se encuentran entre las bandas de frecuencias de 8 a 12 Hz (llamados ritmos μ) y de 18 a 30 Hz (llamados ritmos β). La dinámica de estos ritmos se modifica ante la intención de movimiento y esto nos permite caracterizar la señal para identificar este objetivo.

En base a los requisitos planteados, se tomó partido por el paradigma de la imaginación motora atendiendo la necesidad de diversos trabajos realizados en nuestro laboratorio en el área de la neurorehabilitación, y habiendo evaluado previamente que la complejidad de los algoritmos necesarios para su implementación, son compatibles con los recursos disponibles en el procesador seleccionado. Un hardware similar al seleccionado en este trabajo ha sido probado anteriormente con otros paradigmas como P300 y ondas alfa [10].

I. DESARROLLO DEL SISTEMA

A. Biblioteca para el poncho de biopotenciales

El proyecto comenzó con la implementación completa y documentada de una biblioteca de funciones para la utilización del poncho de adquisición de biopotenciales. Se implementaron funciones que permiten programar parámetros generales de la digitalización como: frecuencia de muestreo, tipo de referencia para los registros monopares, señales de calibración, etc. También se permiten configurar los parámetros específicos para cada canal: ganancia, tipo de registro, detección de electrodo desconectado, etc.

Se implementaron las funciones que permiten obtener las señales registradas para disponerlas en la EDU_CIAA para su procesamiento, y también se añadió la posibilidad de

transmitir los registros obtenidos por un puerto USB. Esta funcionalidad permitió implementar un sistema de control visual de los registros, que resultó importante al momento de la colocación de electrodos y del control del funcionamiento del sistema [17].

B. Adquisición de las señales

Para obtener registro del área de interés, se digitalizaron 5 canales monopares: un canal central localizado en el área de la corteza donde es previsible la actividad de imaginación según la distribución somatotópica del homínulo cerebral, y cuatro canales circundantes a ese electrodo central para poder aplicar un filtro espacial. La frecuencia de muestreo se configuró en 250 Hz.

C. Algoritmo de implementación de la BCI

Las etapas de procesamiento empleadas para la implementación de la BCI por imaginación motora se pueden visualizar en la fig. 3.

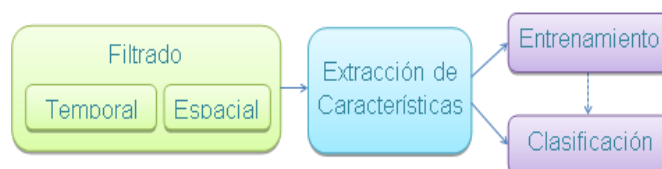


Fig. 3. Etapas de procesamiento de la BCI

D. Filtrado Temporal

El filtrado temporal de las señales de entrada se utiliza para resaltar los ritmos cerebrales μ y β para lo que se implementó un filtro pasa banda de primer orden entre 8 y 30 Hz. Para atenuar algún remanente de la interferencia a la frecuencia de la red eléctrica, se añadió un filtro notch de segundo orden a 50 Hz. Ambos filtros se diseñaron utilizando la herramienta “Micro Modeler DSP” [18] que utiliza las bibliotecas provistas por el fabricante del procesador para cálculos matemáticos y genera las funciones de filtrado basándose en las especificaciones de diseño provistas por el usuario. La biblioteca provista por ARM para DSP es la CMSIS (Cortex Microcontroller Software Interface Standard) y posee funciones de cálculo matemático que aprovecha óptimamente las capacidades del procesador.

E. Filtrado Espacial

Se aplicó un filtro espacial Laplaciano con la función de reducir el ruido producido por el desenfoque espacial generado por la distancia existente entre la fuente real de la señal y la localización de los electrodos. La ecuación implementada, empleando Cz como electrodo central es:

$$Cz' = Cz - \frac{C_3 + C_4 + P_z + F_z}{4} \quad (1)$$

F. Extracción de Características

Para obtener las características de la señal a través del espectro de frecuencias se utilizó la transformada rápida de Fourier provista por la biblioteca para DSP de CMSIS. Se tomaron ventanas de 500 mseg, con las que se obtuvieron vectores que poseen la amplitud en cada banda de

frecuencia con una resolución de 2 Hz.

Como característica de la señal, se toman los doce datos de energía del vector resultante de la FFT, cuyas frecuencias se encuentran entre 8 y 30 Hz previamente normalizado. Estas frecuencias son representativas de los ritmos μ y β correspondientes a la actividad sensorimotora que se desea analizar.

G. Clasificación

Para la clasificación del vector de características, se empleó el método del Análisis Discriminante Lineal (LDA). Mediante el teorema de Bayes, el LDA estima la probabilidad de que una observación, dado un determinado valor de los predictores, pertenezca a cada una de las clases de la variable cualitativa [19] [19].

H. Entrenamiento del clasificador

El entrenamiento del clasificador se implementó de manera externa a la EDU_CIAA, en una PC mediante el software de cálculo numérico Matlab®.

Para entrenar el clasificador, se agregó un modo especial de funcionamiento en el que la EDU_CIAA registra el EEG, realiza el filtrado temporal y espacial, calcula el vector de características de la señal y lo transmite por USB para poder realizar el entrenamiento del clasificador de manera externa. Una vez calculados los coeficientes del clasificador entrenado, se transmiten vía USB a la EDU_CIAA donde se almacenan en memoria EEPROM para utilizarlos en una posterior clasificación. En la fig. 4, puede verse la gráfica del vector de características graficado en la PC en tiempo real.

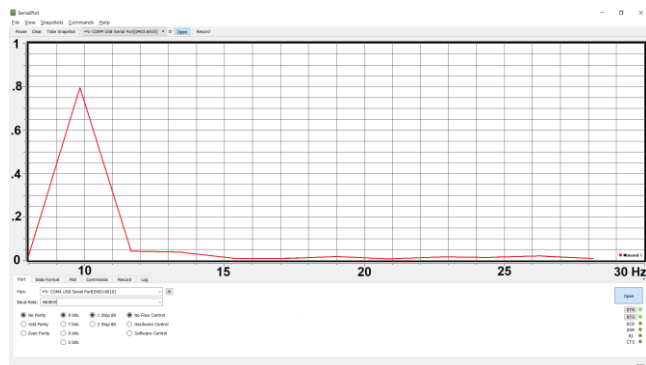


Fig. 4: Vector de características transmitido por USB y graficado en la PC.

Como salida para verificar el funcionamiento de la clasificación en tiempo real, se empleó un led disponible en la EDU_CIAA y de esa manera identificar el estado de “imaginación” y de “reposo”.

II. RESULTADOS

Se puso en funcionamiento el módulo de digitalización de señales, y se implementó una biblioteca de drivers completa y documentada con capacidad para programar los parámetros de adquisición. Esta biblioteca se encuentra disponible en el repositorio del proyecto [17].

Se controló el funcionamiento de todos los bloques de filtrado, extracción de características y clasificación, mediante el uso de señales sintéticas conocidas y de resultados esperables.

Se realizó una prueba de funcionamiento con un sujeto

sano realizando el movimiento de dorsiflexión de ambos pies. En primera instancia se entrenó el clasificador utilizando un protocolo basado en 15 *trials*. En cada *trial* el usuario debía realizar el movimiento de ambos pies durante 3 segundos y la relajación durante otros 3 segundos, separados por un intervalo de 3 segundos. Se realizó primero el entrenamiento del clasificador para luego pasar al funcionamiento on-line. En la fig. 5 puede verse el usuario en estado de reposo, sin intención de movimiento indicado por el sistema con el LED azul encendido



Fig. 5: Prueba de funcionamiento REPOSO

En la fig. 6, puede verse un LED verde encendido, indicando la intención de movimiento, en este caso, la dorsiflexión de ambos pies.



Fig. 6: Prueba de funcionamiento IMAGINACIÓN

Se repitió la prueba diez veces, en momentos indicados por el operador. En la tabla I, se muestran los resultados.

TABLA I
RESULTADOS DE LAS 10 PRUEBAS REALIZADAS

Nº DE PRUEBA	MOVIMIENTO	REPOSO
1	V	A
2	A	A
3	V	A
4	V	A
5	V	A
6	V	A
7	V	V
8	V	A
9	V	A
10	V	A

Donde V es el led verde encendido e indica la detección de intención motora, y A es el led Azul encendido indicando la situación de reposo.

Con esto se obtuvo la sensibilidad y la especificidad del sistema implementado:

$$\text{Sensibilidad} = \frac{V_P}{V_P + F_N} = 90\% \quad (2)$$

$$\text{Especificidad} = \frac{V_N}{V_N + F_P} = 90\% \quad (3)$$

Donde V_p son verdaderos positivos, F_n son falsos negativos, V_n son verdaderos negativos y F_p son falsos positivos.

Se midió el tiempo de respuesta del sistema, es decir, el tiempo que se demora en tomar un vector de señal de 512 datos, aplicarle los filtros, extraer las características y clasificarlo. Este tiempo resultó de aproximadamente 150 us.

También se midió el consumo total del sistema sin aplicar ningún modo de bajo consumo, resultando el mismo de 240 mA para la fuente de 5V. Este consumo es fácilmente soportado por una batería recargable de 2000mah y así asegurar la autonomía propuesta en los requisitos.

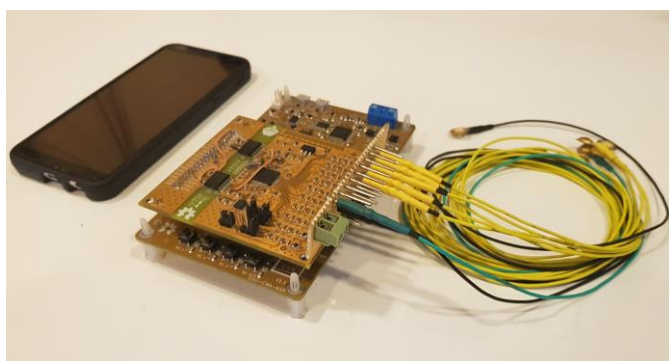


Fig. 7: Comparación del sistema desarrollado con el tamaño de un teléfono celular Samsung J6

La Fig. 7 muestra una comparación del tamaño del sistema implementado con un teléfono celular, demostrando el grado de portabilidad del sistema propuesto.

Con una herramienta del compilador se dimensionó la memoria RAM empleada para todo el procesamiento que resultó ser de 4 kbytes.

III. DISCUSIÓN Y TRABAJO A FUTURO

Tanto las mediciones de tiempo de procesamiento como de memoria RAM empleada, nos permiten concluir que el microcontrolador seleccionado, se encuentra muy lejos de sus capacidades máximas, lo que permite a futuro agregar nuevas etapas de procesamiento o algoritmos más complejos para mejorar el desempeño de la BCI.

Otras posibilidades, que se proponen como trabajo a futuro son: bajar la frecuencia de reloj y utilizar modos de bajo consumo en los momentos en los que el procesador se encuentra inactivo. De esta manera, se puede bajar el consumo de 1,2 watts medido para alcanzar la especificación planteada.

Queda también como trabajo propuesto, la implementación de una placa propia, sólo con la electrónica necesaria para la adquisición, el procesamiento y la transmisión de datos de manera inalámbrica de manera de miniaturizar el sistema y mejorar su portabilidad.

La evaluación de la BCI desarrollada con mayor cantidad de usuarios para verificar de manera estadísticamente más significativa su sensibilidad y especificidad, también queda como trabajo a futuro.

IV. CONCLUSIONES

La implementación de una Interfaz Cerebro Computadora basada en el paradigma de Imaginería Motora, que realiza la adquisición, filtrado y procesamiento de las señales de EEG en un sistema embebido, se ha logrado exitosamente y los objetivos propuestos para este trabajo han sido alcanzados. Si se compara el sistema implementado con una BCI basada en una PC o en una notebook, podemos concluir que este sistema posee menor peso, menor tamaño, y un consumo acorde a un sistema portátil. Todas las propuestas de trabajo a futuro planteadas permiten concluir que más allá del alcance parcial de los objetivos primarios de este trabajo, quedan varios caminos alternativos por explorar de manera de mejorar las características del sistema desarrollado.

REFERENCIAS

- [1] Wolpaw, J. R., & E. W. Wolpaw. (2012). Brain-Computer Interfaces Principles and Practice. In Brain-Computer Interfaces Principles and Practice (Vol. 6, pp. 3-12). Nueva York. <https://doi.org/10.1093/acprof>
- [2] Tabernig, Carolina B, Lopez, C. A., Carrere, L. C., Spaich, E. G., & Ballario, C. H. (2018). Neurorehabilitation therapy of patients with severe stroke based on functional electrical stimulation commanded by a brain computer interface. Journal of Rehabilitation and Assistive Technologies Engineering, 5, 1-12. <https://doi.org/10.1177/2055668318789280>
- [3] Carrere, L. C. and Tabernig, C. B. (2017) 'Motor Imagery BCI System with Visual Feedback: Design and Preliminary Evaluation', in VII Latin American Congress on Biomedical Engineering CLAIB 2016, Bucaramanga, Santander, Colombia, October 26th-28th, 2016, pp. 709-712.
- [4] Tabernig C. Tecnología para la rehabilitación motora basada en la planeación y ejecución de movimientos Tesis doctoral 2018. Universidad Nacional de Entre Ríos.
- [5] Ramos-Murguialday, A., Broetz, D., Rea, M., Läer, L., Yilmaz, Ö., Brasil, F. (2013). Brain-machine interface in chronic stroke rehabilitation: a controlled study. Annals of Neurology, 74(1), 100-108.
- [6] Carrere, L. C., Escher, L. and Tabernig, C. B. (2019) 'A wireless BCI-FES based on motor intent for lower limb rehabilitation', in VIII Latin American Congress on Biomedical Engineering CLAIB 2019, Cancún, México.

- [7] Giménez, D. A., Arguissain, F. G. and Tabernig, C. B. (2011) 'Interfaz BCI-FES para Rehabilitación Neurológica: resultados preliminares', *Revista Argentina de Bioingeniería*, pp. 1–6.
- [8] Interfaz Cerebro Computadora basada en OpenViBE y el Dispositivo EPOC: Resultados Preliminares. Ramiro Hernan Gatti, Leandro Gabriel Escher, Lucia Carolina Carrere y Carolina Beatriz Tabernig. Artículo de 4 páginas con arbitraje presentado y publicado en ARGENCON, Buenos Aires, marzo 2016
- [9] García, Pablo Andrés, Tesis doctoral, *Sistemas embebidos de tiempo real con aplicaciones en bioingeniería*, 2019. <http://sedici.unlp.edu.ar/handle/10915/74734>
- [10] López Zavaleta AR, Filomena E, Atum Y. "Cortex M4F Processor Performance in Brain Computer Interface Implementations" Congreso Argentino de Sistemas Embebidos - agosto de 2016. Facultad de Ingeniería, Universidad de Buenos Aires. ISBN: 978-987-45523-8-9
- [11] Reinoso L, Filomena E, Cuenca G. "Implementación de BCI mediante paradigma P300 en microcontrolador de 32 bits: Análisis preliminar" XIX Congreso Argentino de Bioingeniería – VII Jornadas de Ingeniería Clínica - San Miguel de Tucumán – Septiembre de 2013.
- [12] Proyecto CIAA: Desarrollo de la EDU-CIAA-NXP <http://www.proyecto-ciaa.com.ar/devwiki/doku.php?id=desarrollo:edu-ciaa:edu-ciaa-nxp>
- [13] Proyecto CIAA, desarrollo de una Computadora Industrial Abierta Argentina, <http://www.proyecto-ciaa.com.ar/>
- [14] Proyecto CIAA, desarrollo de Poncho de Adquisición de Biopotenciales (compatible con EDU-CIAA-NXP) <http://www.proyecto-ciaa.com.ar/devwiki/doku.php?id=desarrollo:ponchos:biopotenciales>
- [15] Filomena E, Cuenca G, Cesario B y Reta JM "Poncho de digitalización de biopotenciales para la EDU-CIAA-NXP" Congreso Argentino de Sistemas Embebidos - agosto de 2018. Universidad Tecnológica Nacional – Facultad Regional Córdoba.
- [16] Antelis, J. M., Montesano, L., RamosMurguialday, A., Birbaumer, N., & Mínguez, J. (2017). "Decoding Upper Limb Movement Attempt from EEG Measurements of the Contralesional Motor Cortex in Chronic Stroke Patients". *IEEE Transactions on Biomedical Engineering*, 64(1), 99-111.
- [17] "Repositorio del Firmware del Proyecto." [Online]. Available: <https://sebammat@bitbucket.org/sebammat/proyectobci-im.git>.
- [18] D. J. McFarland, L. M. McCane, S. V. David, and J. R. Wolpaw, "Spatial filter selection for EEG-based communication," *Electroencephalogr. Clin. Neurophysiol.*, vol. 103, no. 3, pp. 386–394, 1997.
- [19] J. M. Marín, "Análisis Discriminante Lineal," 2009.
- [20] R. Joaquín Amat, "Análisis discriminante lineal (LDA) y Análisis discriminante cuadrático (QDA)," 2016. [Online]. Available: https://rpubs.com/Joaquin_AR/233932